

PERANCANAN MODEL PERANGKAT MODULATOR KUADRATUR UNTUK PENGIRIM OFDM

Pandapotan Siagian, ST, M.Eng
Dosen Tetap STIKOM Dinamika Bangsa Jambi

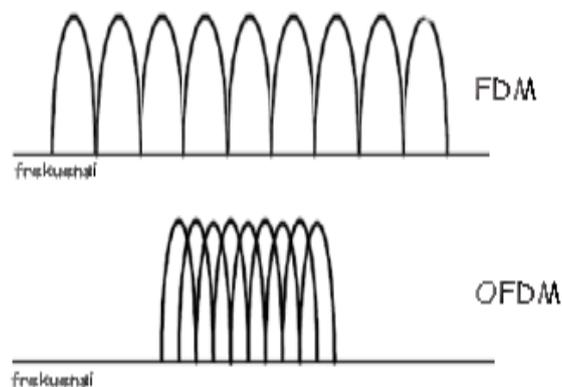
Abstrak

Implementasi OFDM (*Orthogonal Frequency Division Multiplexing*) di sisi pengirim terdapat bagian-bagian antara lain: pemeta (*mapper*) QAM, IFFT, dan modulator kuadratur (I/Q). Di sisi penerima terdapat pengawa peta (*demapper*) QAM, FFT, dan korelator kuadratur (I/Q). Pada penelitian ini, dibuat implementasi model perangkat-keras bagian modulator kuadratur agar dapat digunakan untuk mendemonstrasikan prinsip kerja modulasi kuadratur pada pengirim OFDM. Perangkat modulator kuadratur disebut juga modulator I/Q karena menghasilkan isyarat inphase dan quadrature. Dari penelitian ini dapat diketahui bahwa bagian-bagian modulator kuadratur adalah DAC, untai pengali dan untai penjumlah. Modulator kuadratur bekerja dengan mengalikan komponen real dan imajiner keluaran IDFT/IFFT, dengan dua isyarat pembawa sinusoidal yang frekuensinya sama tetapi berbeda fase 90° . Hasil penjumlahan isyarat real dan imajiner yang telah memodulasi isyarat sinus dan kosinus inilah yang dikirimkan ke penerima sebagai isyarat OFDM. Model beroperasi pada frekuensi pembawa 153 kHz, dan memperlihatkan kelinearan yang baik.

Kata kunci: OFDM, DAC, modulator kuadratur (I/Q).

1. PENDAHULUAN

OFDM (*Orthogonal Frequency Division Multiplexing*) merupakan teknik transmisi pembawa-jamak. Aliran bit dengan pesat tinggi dibagi menjadi beberapa aliran simbol dengan pesat yang lebih rendah. Perbedaan spektrum frekuensi OFDM dengan FDM diperlihatkan pada Gambar 1.

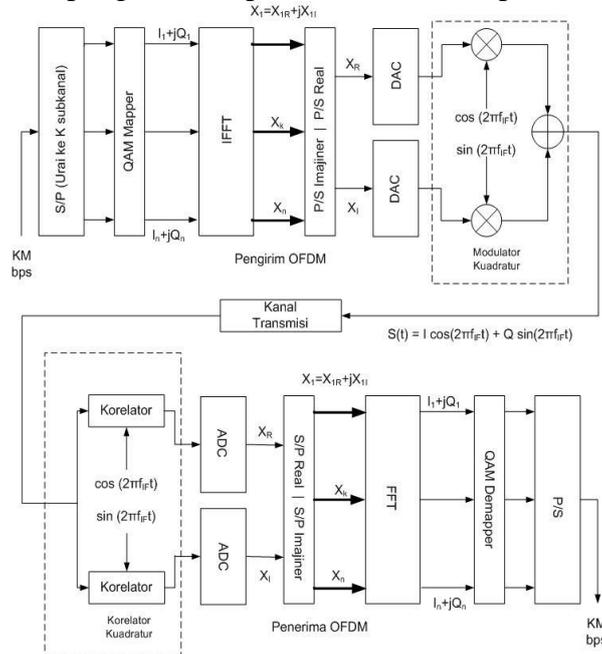


Gambar 1 : Perbandingan efisiensi spektrum pada FDM dan OFDM

OFDM menggunakan beberapa pembawa yang saling ortogonal yang memungkinkan saling tumpang antar spektrum frekuensi tanpa menimbulkan interferens satu sama lain, sehingga teknik OFDM memiliki efisiensi pemakaian lebar-bidang yang baik.

Pada sisi pengirim simbol-simbol dalam kawasan frekuensi dibawa ke kawasan waktu dengan menggunakan IDFT atau IFFT, dan pada sisi penerima dialihragam-balikkan ke kawasan frekuensi dengan menggunakan DFT atau FFT [2]. Aplikasi IDFT dan DFT ini mempertahankan pengalokasian pembawa-pembawa yang saling ortogonal. Karena kecepatan komputasinya IFFT dan FFT dipakai dalam implementasi OFDM.

Secara sederhana sistem pengirim dan penerima OFDM diperlihatkan pada Gambar 2 .



Gambar 2 : Konfigurasi sederhana sistem OFDM

Runtun bit informasi yang akan dikirimkan dikonversikan ke dalam bentuk paralel, kemudian dilakukan pemetaan pada setiap subkanal. Keluaran pemetaan yang berupa simbol-simbol QAM diaplikasikan ke dalam IDFT. Keluaran IDFT kemudian dikonversi lagi dari bentuk paralel menjadi bentuk serial. Keluaran paralel ke serial yang sudah dipisahkan nilai real dan imajiner ini lalu diubah menjadi sinyal analog di dalam konverter digital ke analog, selanjutnya menuju modulator kuadratur. Di dalam modulator kuadratur isyarat real keluaran DAC dikalikan dengan isyarat pembawa kosinus menghasilkan isyarat *inphase* (I), sedangkan isyarat imajiner dikalikan dengan isyarat pembawa sinus menghasilkan isyarat *quadrature* (Q). Isyarat I dan Q ini kemudian dijumlahkan dan dikirimkan ke penerima sebagai isyarat OFDM.

Pada penerima sinyal mengalami proses yang berkebalikan dengan proses yang terjadi pada bagian pengirim. Sinyal terima didemodulasi di dalam korelator kuadratur, kemudian dikonversi ke bentuk digital oleh konverter analog ke digital. Sinyal yang masih serial ini kemudian dikonversi dalam bentuk paralel sebelum diaplikasikan ke dalam DFT. Selanjutnya dilakukan proses pengawa-peta sehingga menghasilkan bit-bit informasi, kemudian dikonversi ke bentuk serial.

Implementasi OFDM, di sisi pengirim terdapat bagian-bagian antara lain: pemeta (*mapper*) QAM, IFFT, dan modulator kuadratur (I/Q). Di sisi penerima terdapat korelator kuadratur (I/Q), FFT, dan pengawa-peta (*demapper*) QAM.

Dalam penelitian ini dibuat suatu model perangkat-keras modulator kuadratur. Implementasi modulator kuadratur dapat menggunakan modulator imbang.. Setiap rangkaian yang pada keluarannya dapat menghasilkan hasil kali (*product*) dua masukan yang terpisah sebagai salah satu dari suku-sukunya, dapat digunakan sebagai modulator imbang .

2. Model Perancangan DAC

Perancangan model *Digital Analog Converter (DAC)*. Dalam perancangan DAC harus menentukan nilai-nilai komponen yang akan digunakan dihitung menggunakan teori yang sudah ada. Komponen-komponen yang digunakan adalah yang mudah diperoleh dipasaran seperti op-amp, DAC, dan modulatorimbang. Perancangan selanjutnya dilakukan pada *breadboard*. Setelah keluaran yang diinginkan diperoleh, dilakukan perancangan perangkat keras menggunakan OrCAD dan diimplementasikan dalam PCB.

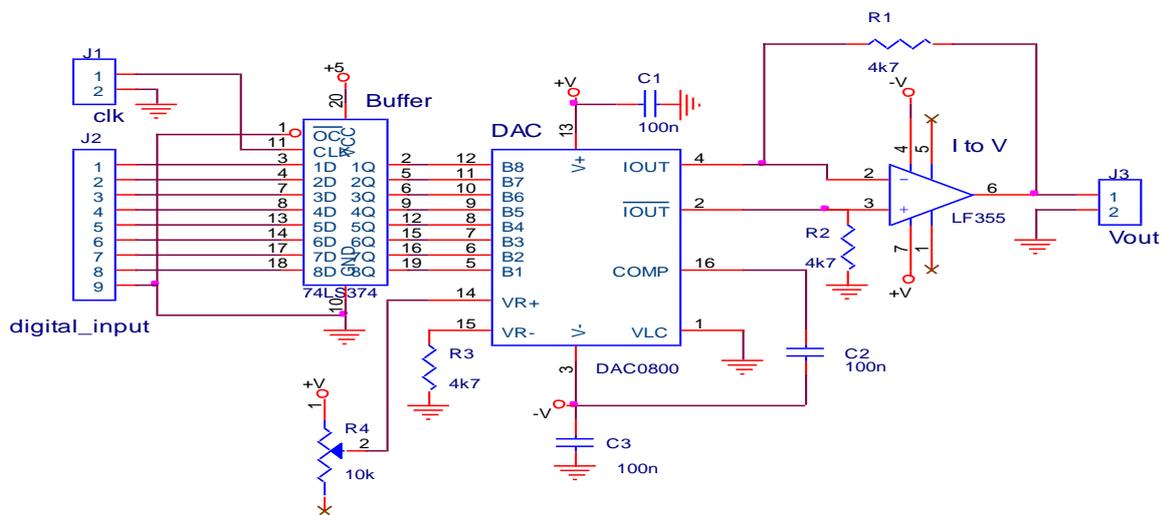
Selanjutnya dilakukan pengujian dan pengambilan data dengan menggunakan osiloskop. Pengujian melibatkan untai osilator, sumber isyarat acak dan untai pengubah serial ke paralel. Isyarat yang dihasilkan belum dapat membentuk simbol OFDM karena belum adanya untai IFFT.

3. Hasil Perancangan Dan Pengujian Sistem DAC

Model perancangan yang dilakukan sesuai dengan gambar 3. Dalam rancangan terdapat 8 bit masukan dan dua bit control dan mempunyai satu output respon dari DAC itu sendiri. Serta pengujian dilakukan mandiri untuk setiap untai untuk melihat unjuk kerja masing-masing bagian. Setelah itu dilakukan pengujian dengan menggabungkan untai DAC, pengali, dan penjumlah dengan menggunakan masukan isyarat acak.

3.1 Untai DAC

DAC (*Digital to Analog Converter*) digunakan untuk mengubah data digital keluaran IDFT menjadi isyarat analog sebelum masuk ke modulator. DAC yang digunakan adalah DAC dengan resolusi 8 bit. Untai DAC ini ada dua, yang satu untuk isyarat real dan yang satu untuk isyarat imajiner. Untai DAC yang digunakan diperlihatkan pada Gambar 3.



Gambar 3 : Rancangan Untai DAC

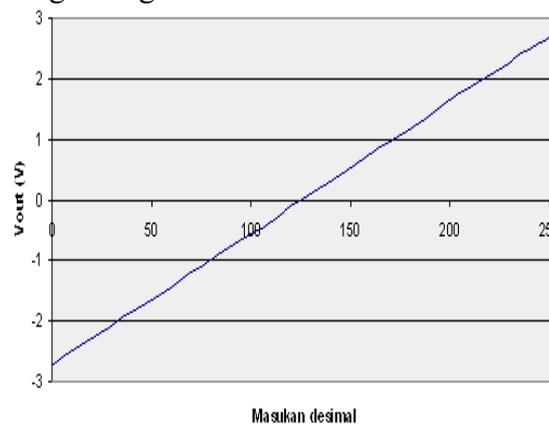
Sebelum data masuk DAC terlebih dahulu ditampung ke dalam suatu register 8 bit untuk memudahkan sinkronisasi bila semua untai pengirim OFDM dirangkai menjadi satu. Keluaran DAC berupa arus, sehingga untuk mendapatkan isyarat analog yang diinginkan pada output

DAC ditambahkan rangkaian konverter arus ke tegangan. Konverter arus ke tegangan akan menghasilkan tegangan keluaran sesuai dengan arus masukannya.

3.2 Watak Fungsi Masukkan DAC

Pengujian perangkat keras dilakukan dengan pembangkitan data dari luar. Masukan berasal dari *switch* yang mempunyai 8 saklar yang merepresentasikan 8 bit masukan DAC. *Switch* ini diberi catu tegangan 5V. Jika sebuah saklar pada *dip switch* ini tertutup, saklar tersebut akan dihubungkan dengan catu 5 V sehingga akan memberikan keluaran digital logika “1”.

Sistem ini menggunakan saklar sebagai fungsi untai masukan, sistem input menggunakan proses jika saklar tersebut terbuka maka saklar tersebut terhubung ke *ground* dan memberikan keluaran digital logika “0”.

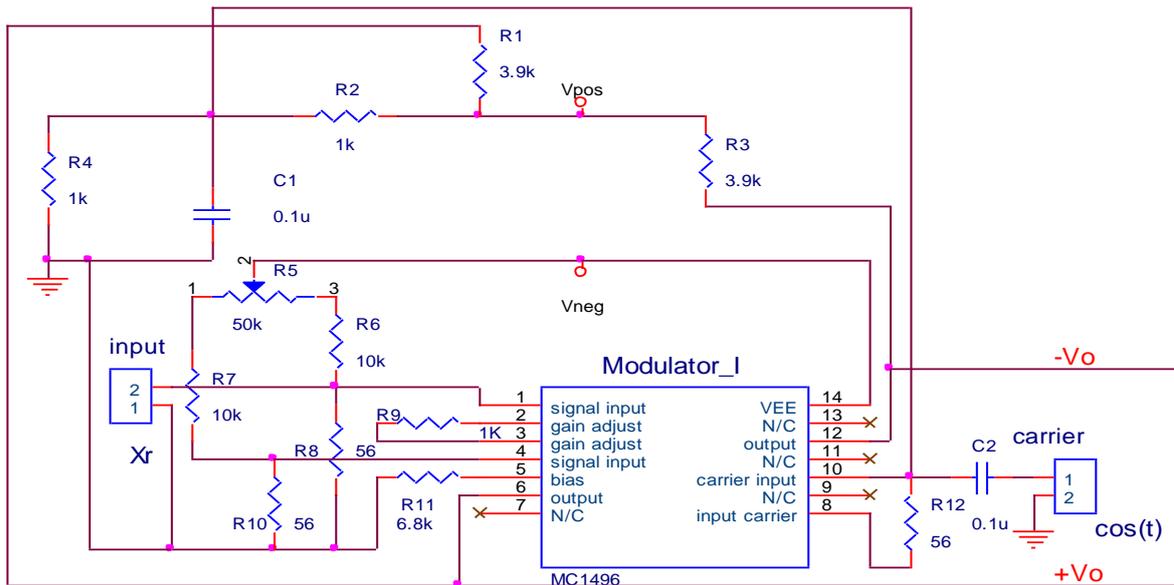


Gambar 4 : Watak masukan-keluaran DAC

Hasil yang diperoleh dapat di lihat dengan menggunakan oscilloscope, untuk mengetahui linearitas DAC diberikan masukan data digital yang mencacah naik dari 00000000 sampai 11111111. Hasil konversi ke bentuk analog ditunjukkan dengan grafik pada Gambar 4. Grafik pada Gambar 4 tersebut menunjukkan bahwa linearitas DAC tidak sempurna.

4. Perancangan dan Pengujian Untai Pengali

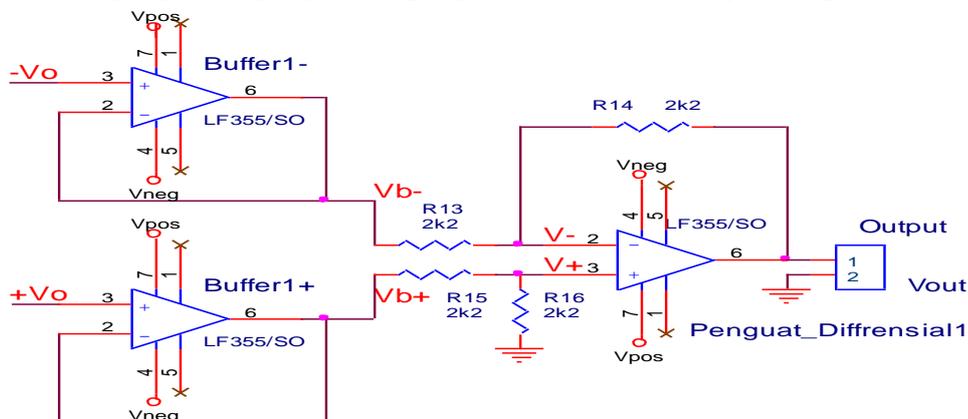
Perancangan sistem pengali ini mempunyai fungsi sebagai sinyal pembawwa frekwensi data dari DAC yang akan di transmisikan. Untai pengali menggunakan modulatorimbang. Untai pengali ini ada dua, yang satu untuk isyarat pembawa kosinus, yang satu lagi untuk isyarat pembawa sinus. Untai pengali ditunjukkan pada Gambar 5.



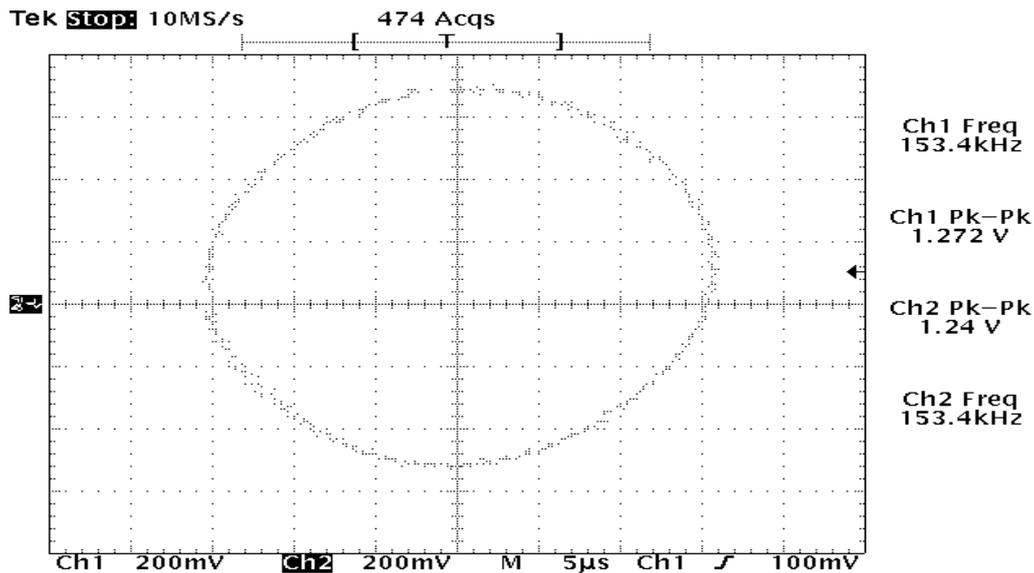
Gambar 5 : Rangkaian Untai pengali

Modulator seimbang menghasilkan dua keluaran yang mempunyai polaritas berlawanan atau disebut *double ended*, yakni keluaran membalik ($-V_o$) dan keluaran tak membalik ($+V_o$). Untuk memperoleh keluaran tunggal, maka keluaran membalik dan tak membalik dari modulatorimbang dimasukkan ke untai penguat diferensial.

Keluaran membalik dan tidak membalik dari modulator seimbang ini mempunyai impedans yang tidak sama, sehingga jika langsung dihubungkan dengan penguat diferensial bisa menyebabkan keluarannya tidak simetris. Karena itu sebelum keluaran modulatorimbang dihubungkan dengan penguat diferensial, terlebih dulu dilewatkan ke suatu untai pengikut tegangan (*voltage follower*). Untai pengikut tegangan ini memiliki impedans masukan yang sangat tinggi, dan memiliki impedans keluaran yang sangat rendah. Dengan demikian impedans keluaran untai modulatorimbang tidak akan mempengaruhi keluaran penguat diferensial. Untai pengikut tegangan dan penguat diferensial ditunjukkan pada Gambar 6.



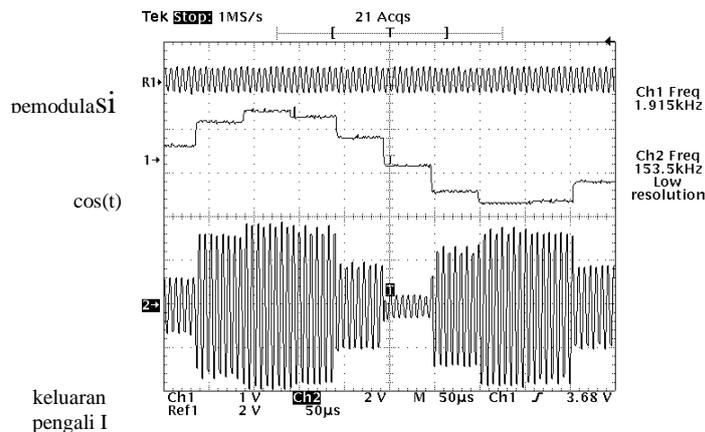
Gambra 6 : Rangkaian Untai pengikut tegangan dan penguat diferensial



Gambar 7 : Hasil Display Ocsiloscope unntuk Pola Lissajous (x,y) isyarat pembawa

Untuk melakukan modulasi kuadratur dibutuhkan dua isyarat pembawa sinusoidal yang mempunyai frekuensi yang sama tetapi berbeda fase 90^0 , yang dalam penelitian ini menggunakan isyarat pembawa dengan frekuensi 153 kHz. Untuk menguji apakah isyarat yang dibangkitkan untai osilator benar-benar berbeda fase 90^0 , kedua isyarat tersebut diamati dengan pola Lissajous (x,y).

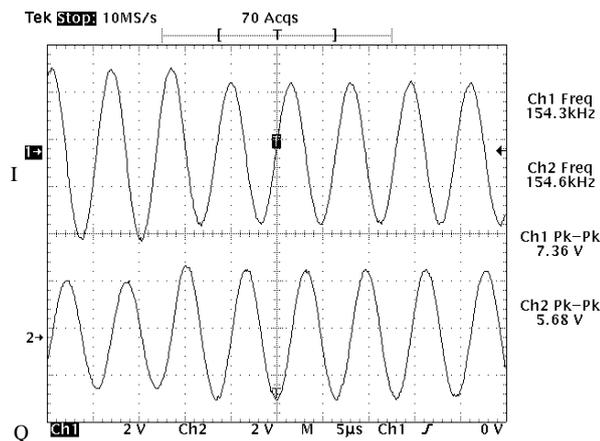
Hasil pola Lissajous isyarat pertama diplotkan pada sumbu mendatar dan isyarat kedua diplotkan pada sumbu vertikal. Dua isyarat sinusoidal yang berbeda fase 90^0 apabila diamati dengan pola Lissajous akan berbentuk lingkaran, seperti yang ditunjukkan pada Gambar 7. Untai pengali mengalikan isyarat pembawa dengan isyarat real dan imajiner keluaran IDFT yang telah diubah menjadi isyarat analog oleh untai DAC. Isyarat real dan imajiner ini mempunyai amplitude yang bervariasi tergantung dari data masukannya. Untai pengali dituntut untuk dapat menjaga linearitasnya bila masukannya adalah isyarat yang mempunyai amplitude yang bervariasi. Pengujian linearitas untai pengali ditunjukkan pada Gambar 8



Gambar 8 : Hasil perkalian isyarat pembawa dengan isyarat yang mempunyai amplitudo bervariasi

Hasil isyarat amplitudo pada Gambar 8, terlihat amplitudo isyarat I keluaran untai pengali mengikuti amplitudo isyarat masukannya. Hasil pengujian ini memperlihatkan bahwa untai pengali telah mampu untuk menjaga linearitasnya pada saat masukan yang diterima berupa isyarat multi level atau mempunyai amplitudo yang bervariasi.

Isyarat real dan imajiner keluaran dari IDFT dikalikan dengan isyarat pembawa sinus dan kosinus untuk menghasilkan isyarat I dan Q. Isyarat I dan Q ini mempunyai beda fase 90^0 sehingga tidak saling menimbulkan interferens satu dengan lainnya. Perbedaan fase isyarat I dan Q ditunjukkan pada Gambar 9.

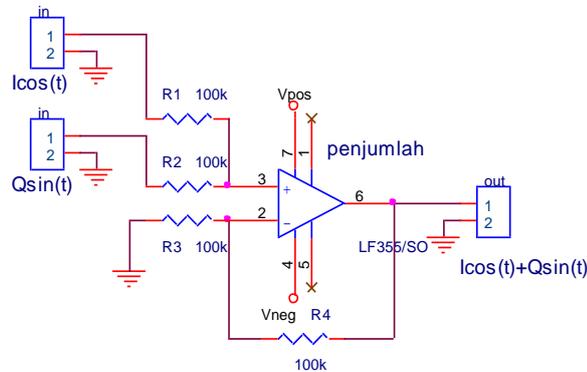


Gambar 9 : Beda fase isyarat I dan Q

5. Perancangan dan Pengujian Untai Penjumlah

Untai penjumlah berfungsi untuk menjumlahkan isyarat I dan Q keluaran untai pengali. Isyarat hasil penjumlahan inilah yang akan dikirimkan sebagai sinyal OFDM ke sisi penerima. Implementasi penjumlah ini menggunakan penguat penjumlah tak

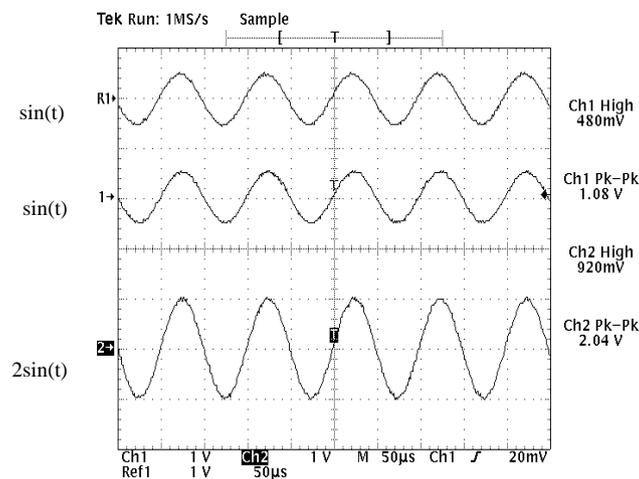
membalik (*non inverting summing amplifier*) agar isyarat hasil penjumlahannya tidak terbalik polaritasnya. Gambar 10 menunjukkan untai penjumlah yang digunakan.



Gambar 10 : Untai penjumlah

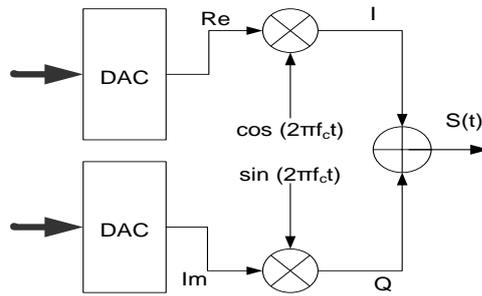
Untai penjumlah akan menjumlahkan isyarat I dan Q. Isyarat hasil penjumlahan inilah yang nantinya akan dikirimkan ke penerima sebagai sinyal OFDM. Untuk mengetahui untai penjumlah telah bekerja dengan baik atau belum dilakukan dengan menjumlahkan dua isyarat sinusoidal yang identik. Hasil penjumlahan ini diperlihatkan pada Gambar 11.

Hasil penjumlahan pada Gambar 11 memperlihatkan sebuah isyarat sinusoidal yang mempunyai amplitude dua kali amplitude isyarat masukannya, dan mempunyai fase yang sama dengan fase isyarat masukannya.



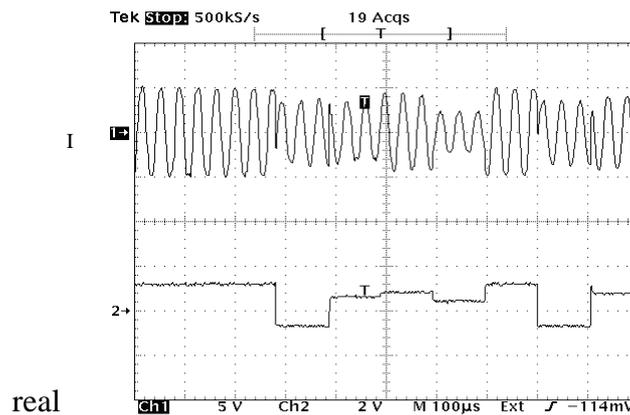
Gambar 11 : Penjumlahan dua isyarat sinus identik

Selanjutnya pengujian dilakukan dengan menggabungkan untai DAC, untai pengali, dan untai penjumlah sebagai kesatuan modulator kuadratur untuk pengirim OFDM. Titik-titik uji yang digunakan ditunjukkan pada Gambar 12.



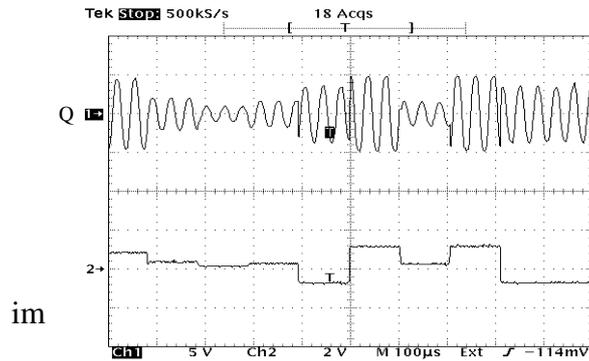
Gambar 12 : Titik uji modulator kuadratur

Untuk mensimulasikan kerja modulator kuadratur digunakan data input digital acak (*random*) dari luar yang telah diparalelkan dengan untai serial ke paralel. Data acak ini diumpamakan sebagai keluaran real dan imajiner dari IDFT. Data ini kemudian dikonversi ke bentuk analog oleh DAC. Untuk bagian real dikalikan dengan isyarat pembawa kosinus dan akan dihasilkan isyarat I, seperti yang ditunjukkan pada Gambar 13.



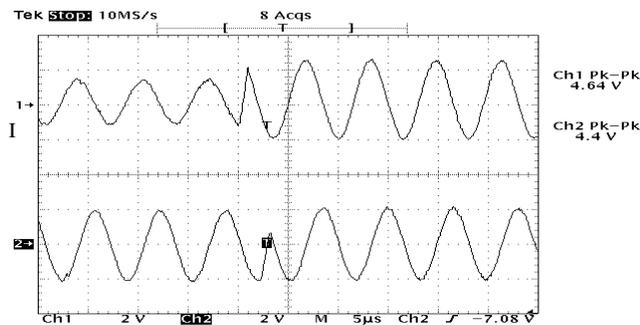
Gambar 13 : Keluaran real dan isyarat I

Pada Gambar 14 diperlihatkan isyarat imajiner keluaran DAC dan isyarat Q yang dihasilkan untai pengali. Hasil simulasi memperlihatkan isyarat hasil modulasi berubah-ubah amplitude dan fasenya sesuai dengan perubahan amplitude dan polaritas isyarat pemodulasinya, dalam hal ini adalah keluaran DAC.



Gambar 14 : Keluaran imajiner dan isyarat Q

Isyarat I dan Q yang dihasilkan seharusnya berbeda fase 90^0 . Perbedaan fase isyarat I dan Q ini diperlihatkan pada Gambar 15.

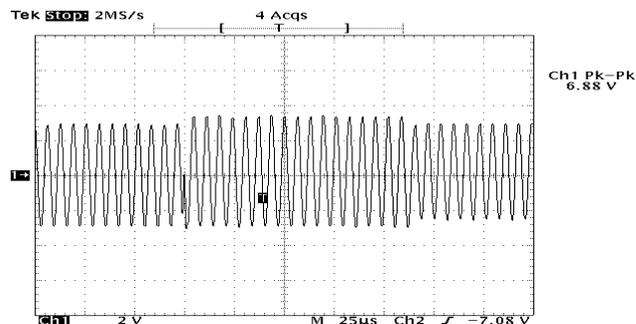


Gambar 15 : Perbedaan fase isyarat I dan Q

Simulasi selanjutnya untuk mengamati hasil penjumlahan isyarat I dan isyarat Q. Operasi penjumlahan ini dilakukan oleh untai penjumlah. Operasi penjumlahan isyarat sinus dan kosinus dapat dituliskan sebagai berikut :

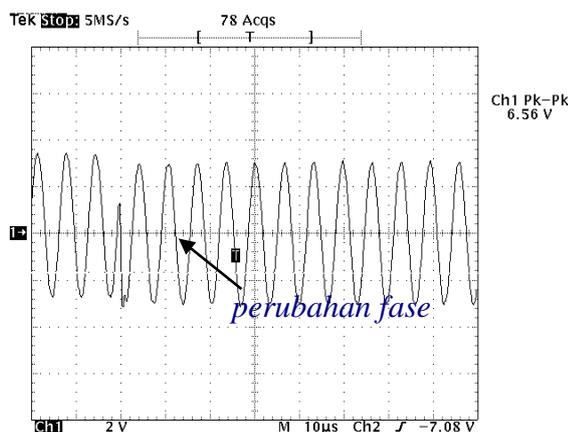
$$a \cos(x) + b \sin(x) = \sqrt{a^2 + b^2} \cos(x - \alpha) \quad (1)$$

dengan $\tan \alpha = b/a$. Dari persamaan (1) operasi penjumlahan isyarat I dan isyarat Q akan menghasilkan sinyal sinusoidal yang berubah-ubah amplitude dan fasenya. Hasil penjumlahan isyarat I dan Q ditunjukkan pada Gambar 16.



Gambar 16 : Keluaran penjumlah

Pada Gambar 16 terlihat bahwa isyarat keluaran penjumlah berubah-ubah amplitude dan fasenya. Perubahan fase lebih jelas untuk diamati jika isyarat pada Gambar 16 diperbesar, seperti yang ditunjukkan pada Gambar 17.



Gambar 17 : Keluaran penjumlah diperbesar

Hasil simulasi untai DAC, untai pengali dan untai penjumlah memperlihatkan apabila ketiga untai tersebut dirangkai menjadi satu, telah mampu bekerja dengan baik sesuai dengan fungsinya sebagai modulator kuadratur untuk pengirim OFDM. Pemilihan komponen IC dan konfigurasi untai berpengaruh terhadap simulasi untuk menunjukkan performa perangkat. IC penguat operasional LF355 misalnya, merupakan IC yang hanya mampu beroperasi pada tanggapan frekuensi menengah, sehingga jika digunakan untuk frekuensi yang lebih tinggi maka hasil keluarannya akan terganggu.

6. KESIMPULAN

1. Modulator Kuadratur untuk OFDM meliputi DAC, untai pengali, dan untai penjumlah dan hasil pengamatan visual, unjuk kerja perangkat-keras yang dibuat adalah untai DAC telah mampu menghasilkan keluaran linear sesuai dengan masukannya dan juga untai pengali dan penjumlah mampu beroperasi dengan benar untuk isyarat pembawa dengan frekuensi 153 kHz.
- 2.. Model perangkat keras modulator kuadratur yang diimplementasikan telah mampu bekerja sesuai dengan fungsinya sebagai bagian sistem pengirim OFDM.
3. Sistem ini terkendala karena unjuk kerja model yang diimplementasikan adalah kemampuan maksimal IC dan komponen yang digunakan, serta interkoneksi untai yang terdapat pada sistem untai.

DAFTAR PUSTAKA

- Chiu, Y., M. Dejan, T. Haiyun, and Z. Ning, 2000, *OFDM Receiver Design*, paper. Prasad, R., 2004, *OFDM for Wireless Communication System*, Artech House Inc, London.

Roddy, D., and J. Coolen, 1984, *Electronic Communications*, 3rd edition,
Terjemahan: Kamal Idris, Erlangga, Jakarta.
Setiyanto, B., 2007, *QAM – OFDM – DVB-T*, handout, Jurusan Teknik Elektro
Fakultas Teknik Universitas Gadjah Mada Yogyakarta
[www://http//Telecommunication. org/quadratur system/OFDM Module. Pdf](http://Telecommunication.org/quadratur%20system/OFDM%20Module.Pdf) (di ambi
26 Maret 2009).