

Investigasi Terhadap Kemampuan 2 Tipe ADC

ASSA'IDAH DAN YULINAR ADNAN

Jurusan Fisika FMIPA, Universitas Sriwijaya, Sumatera Selatan, Indonesia

INTISARI: Telah dibuat simulasi dan rangkaian untuk ADC (*Analog to Digital Converter*) tipe *Flash* dan SAR (*Successive Approximation Register*) 3 Bit. Simulasi dijalankan dengan memakai program Multisim dan Livewire. Rangkaian yang selesai dibuat di PCB diuji kemampuannya untuk mendapatkan tingkat resolusi, tingkat akurasi, waktu konversi dan rating sampel. Hasil yang diperoleh pada *Flash* ADC untuk resolusi adalah 0,42 dengan persentase *error* 7,5 %. Sedangkan pada SAR ADC nilai untuk parameter tersebut adalah 0,64 dan 8,11%. Waktu konversi *Flash* ADC lebih cepat dibandingkan SAR ADC. Sedangkan untuk rating sampel, kedua tipe tersebut dapat bekerja dengan baik pada selang 0,1 Hz - 500 kHz.

KATA KUNCI: ADC, resolusi, akurasi, waktu konversi, rating sampel

ABSTRACT: Had been made simulation and circuits of 3 Bit Flash and SAR ADC (*Analog to Digital Converter*). The simulation was run using Multisim and Livewire program. The circuit had been tested to obtain the resolution, accuracy, conversion time and sampling rate. For Flash ADC, the resolution is 0.42 with *error* 7.5% while for SAR ADC, it was 0.64 and 8.11%. For the conversion time, Flash ADC is faster than SAR. There was no time delay for Flash. But for sample rate, both of them (Flash and SAR) can work well in range 0.1 Hz - 500 kHz.

KEYWORDS: ADC, resolution, accuracy, conversion time, sampling rate

E-MAIL: ias.aca@yahoo.com

Mei 2009

1 PENDAHULUAN

Pengubah sinyal analog ke sinyal digital atau yang lazim disebut *Analog to Digital Converter* (ADC) memegang peranan penting dalam pemrosesan sinyal. Tanpa ADC, tidak akan ada sistem telekomunikasi atau sistem kontrol pada pengukuran. Hal ini disebabkan karena ketiadaan ADC berarti tidak akan ada sinyal analog (seperti suara, gambar, suhu, tekanan, intensitas cahaya atau gelombang radio) yang bisa diolah oleh komputer atau mikroprosesor – karena sinyal tidak terdigitisasi – sehingga sinyal tersebut tidak dapat diproses, dikontrol apalagi ditransmisikan.

Teknologi berkembang pesat karena proses digitalisasi yang semakin cepat pada mesin prosesor (misalnya komputer). Kecepatan mesin prosesor yang terus meningkat tidak berbanding lurus dengan kecepatan rangkaian penghubungnya dengan lingkungan sekitar (antarmuka atau *interface*) sehingga riset terhadap rangkaian antarmuka yang mempunyai kecepatan dan ketelitian tinggi (*high-speed precision circuit*) terus dilakukan. ADC sebagai komponen penting dari proses antarmuka telah memotivasi para peneliti untuk terus mengembangkan teknik dan arsitektur ADC terbaru

yang memiliki kemampuan terbaik.

Ada tiga tipe ADC yang populer digunakan dalam sistem instrumentasi, data akuisisi, telekomunikasi, dan pengukuran; yang masing-masing memiliki karakteristik dengan kelebihan dan kekurangannya. Ketiga tipe tersebut adalah *Flash* ADC, *Successive Approximation Register* (SAR) ADC, dan Sigma-Delta ADC.

Tulisan ini akan melaporkan hasil investigasi terhadap kemampuan 2 tipe *Analog to Digital Converter* (ADC) yaitu *Flash* dan SAR ADC.

2 TINJAUAN PUSTAKA

2.1 *Analog to Digital Converter* (ADC)

ADC adalah sebutan untuk rangkaian pengubah *input sinyal analog* (sinyal kontinu terhadap waktu) menjadi *output sinyal digital* (sinyal diskret atau terkuantisasi terhadap waktu). Seperti diketahui, komputer hanya bisa membaca sinyal diskret/biner sementara di dunia nyata segala sesuatunya secara fisis berupa kuantitas analog (suhu, tekanan, kecepatan, kelembapan, dsb). Kuantitas analog ini diubah menjadi besaran listrik (nilai tegangan atau arus yang setara) menggunakan *transducer* sebelum masuk

rangkaian ADC untuk diubah menjadi sinyal digital. Sinyal digital inilah yang akan dibaca dan diproses oleh komputer.



GAMBAR 1: Proses Konversi pada ADC

Sinyal digital yang dihasilkan ADC berupa bilangan basis 2 (hanya terdiri dari angka 0 dan 1). Idealnya *output* sinyal tersebut harus dapat merepresentasikan kuantitas sinyal analog yang diterjemahkannya. Representasi ini akan semakin baik ketika ADC semakin sensitif terhadap perubahan nilai sinyal analog yang masuk. Jika nilai 0-15 Volt dapat diubah menjadi digital dengan skala 1 Volt, artinya rentang nilai digital yang diperoleh berupa 16 tahap (dari 0 bertahap naik 1 Volt hingga nilai 15 atau setara dengan 0000 sampai 1111). Tahapan sejumlah ini dapat diperoleh dengan membuat rangkaian ADC 4 bit (karena jumlah bit (n) merepresentasikan 2^n nilai skala sehingga $2^4 = 16$ skala)^[1].

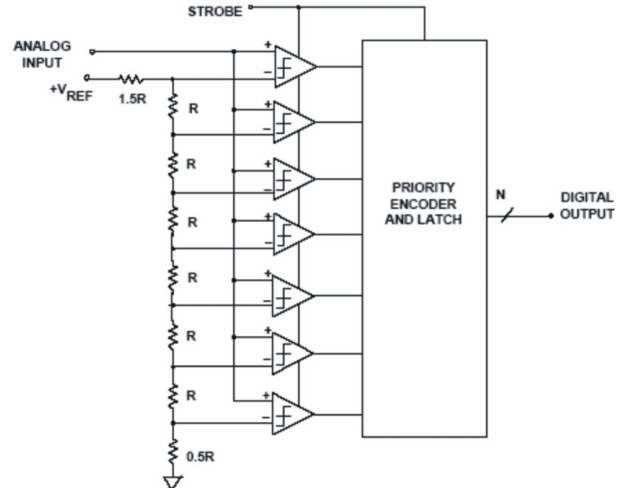
Jika jumlah bit dinaikkan menjadi 8 misalnya, maka nilai 0-15 Volt dapat direpresentasikan oleh 2^8 (256) skala atau setara dengan skala 62,5 mV untuk setiap kenaikan tahapnya (sebagai ganti skala 1 V). Artinya, sinyal analog yang masuk akan diterjemahkan ke dalam jumlah biner yang lebih banyak (256 nilai digital, tidak lagi 16). Hasilnya, rangkaian semakin sensitif terhadap perubahan sinyal analog yang terbaca. Dari sini dapat disimpulkan *semakin besar jumlah bit, maka semakin sensitif alias semakin tinggi resolusi rangkaian ADC*.

Menaikkan jumlah bit *output* bukanlah perkara mudah karena terkait desain dan ukuran rangkaian yang memungkinkan untuk dibuat. Selain itu, semakin rumit rangkaian akan menambah resiko tingkat kesalahan pada proses konversi. Karenanya rangkaian ADC dikembangkan sedemikian rupa untuk mendapatkan *hasil dengan resolusi tinggi, waktu konversi yang cepat dan tingkat kesalahan yang rendah tapi tetap murah dan tidak rumit*.

Oleh karena itu, terdapat beberapa tipe ADC dengan kelebihan dan kekurangan masing-masing. Dua tipe yang populer diantaranya adalah sebagai berikut:

• *Flash ADC*

Tipe ini dikenal juga sebagai paralel ADC (konversi bisa langsung dilakukan). Karenanya tipe ini adalah tipe yang memiliki waktu tercepat dalam mengubah sinyal analog ke digital. Untuk 3 bit saja, tipe ini membutuhkan $2^3 - 1$ atau 7 buah komparator. Sehingga untuk menaikkan

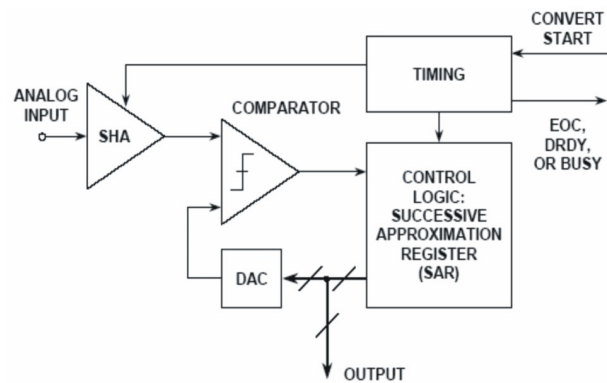


GAMBAR 2: *Flash ADC* 3 bit

resolusinya menjadi 6 atau 8 bit, jumlah komparator yang dibutuhkan sangat banyak yang berakibat harganya semakin mahal, konsumsi dayanya tinggi dan ukuran rangkaian pun semakin besar dan rumit. Oleh karena itulah, resolusi untuk tipe ini terbatas dikarenakan sulitnya menambah jumlah bit^[2].

• *Successive Approximation Register (SAR) ADC*

Tipe ini mempunyai prinsip dasar rangkaian sebagai berikut: SAR ADC memiliki resolusi yang



GAMBAR 3: Prinsip dasar rangkaian SAR ADC

lebih tinggi daripada tipe sebelumnya karena jumlah bit tidak tergantung pada jumlah komparator yang digunakan. Efek lain dari minimnya komparator ini menjadikan ukuran rangkaian lebih kecil meski waktu konversinya tidak secepat *Flash ADC*^[3].

2.2 Resolusi

Resolusi adalah jumlah bit *output* pada ADC. Sebuah rentang sinyal analog dapat dinyatakan dalam kode bilangan digital sehingga menyatakan sebuah sinyal analog dalam rentang 16 skala (4 bit) adalah lebih baik resolusinya dibanding membaginya dalam rentang 8 skala (3 bit). Karena besar resolusi sebanding dengan 2^N (N adalah jumlah bit *output* digital pada rangkaian pengubah) semakin besar jumlah bit, resolusi akan semakin bagus.

2.3 Keakuratan

Keakuratan bergantung jumlah *error* yang biasa dinyatakan dalam $\pm 1/2$ LSB dimana akurasi dinyatakan sebagai persentasi pembacaan nilai skala penuhnya (*full scale readings*). Contoh, untuk LSB yang terukur 2,44 mV maka *error* adalah 1,22 mV dari tegangan *input* 10 Volt atau sebesar 0,0122% tingkat kesalahan^[4].

2.4 Conversion time (Waktu Konversi)

Waktu konversi adalah waktu yang dibutuhkan untuk mengubah tegangan *input* analog ke *output* digital. Kebanyakan tipe ADC menggunakan proses multi tingkat dalam konversinya sehingga sinyal analog yang diubah tidak muncul menjadi digital dengan spontan. Biasanya, butuh waktu dalam mikro detik sampai skala detik untuk tiap pengubahan. Waktu konversi berkaitan dengan jumlah bit, dimana semakin besar bit maka waktu konversi akan semakin lama.

2.5 Sampling Rate

Kemampuan sebuah ADC dalam mengolah sample setiap detiknya akan berbeda-beda tergantung prinsip dasar rangkaiannya. Jumlah sampel yang dapat diubah oleh ADC setiap detiknya disebut sebagai *sampling rate*.

2.6 Multisim 7

Multisim adalah program komputer yang dapat menampilkan desain rangkaian dan simulasi dari rangkaian elektronika analog dan digital. Program lain yang sejenis adalah program *Livewire*, sebagai simulator rangkaian elektronik.

3 METODE PENELITIAN

Prosedur penelitian ini terdiri dari beberapa tahapan. Pertama, 3 tipe rangkaian ADC didesain menggunakan program Multisim 7 pada komputer sesuai skema rangkaian masing-masing. Setelah desain berhasil

disimulasikan, desain akan diaplikasikan pada *proto-board* sebelum akhirnya dibuatkan pada PCB. Kemudian masing-masing PCB diuji kemampuannya untuk mengetahui tingkat Resolusi (*resolution*), akurasi, waktu yang dibutuhkan untuk konversi (*Conversion Time*), dan *Sampling Rate*.

4 HASIL PEMBAHASAN

4.1 Flash ADC

Simulasi rangkaian *Flash* ADC 3 bit dibuat dengan menggunakan Multisim 7. Pengujian rangkaian pada PCB-nya didapatkan hasil sebagaimana ditunjukkan pada Tabel 1.

TABEL 1: Hasil Uji Rangkaian *Flash* ADC 3 Bit

V_{in} (Volt)	Representasi Bit Digital
0,00	000
0,59	001
1,15	010
1,82	011
2,26	100
2,87	101
3,43	110
3,93	111

Data pada Tabel 1 diolah untuk mendapatkan parameter yang diinginkan dengan cara sebagai berikut:

- Tingkat Resolusi (*resolution*)

Penentuan resolusi rangkaian *Flash* ADC 3 Bit dihitung menggunakan rumus:

$$R = \frac{V_{RFS}}{2^N} = \frac{V_{ref\ High} - V_{ref\ Low}}{2^N} = \frac{3,93 - 0,59}{2^3} = 0,42$$

Keterangan:

- V_{RFS} = *Voltage Range Full Scale* (Rentang tegangan yang dapat terukur oleh rangkaian)
- $V_{ref\ High}$ = Tegangan *input* maksimum yang dapat diukur rangkaian
- $V_{ref\ Low}$ = Tegangan *input* minimum yang dapat diukur rangkaian
- N = Jumlah bit rangkaian A

- Akurasi

Nilai akurasi yang dinyatakan dengan persentase *error* dicari dengan perhitungan sebagai berikut:

$$\begin{aligned} \% \text{ Error} &= \frac{1/2V_{\text{LSB}}}{V_{\text{FSR}}} \times 100\% \\ &= \frac{1/20,59}{3,93} \times 100\% \end{aligned}$$

Keterangan:

- V_{LSB} = Tegangan yang terukur untuk bit paling rendah (LSB)
- V_{FSR} = Tegangan *input* maksimum yang terukur

Waktu yang dibutuhkan rangkaian untuk mengkonversi nilai analog ke nilai digital untuk rangkaian *Flash* ADC adalah sangat cepat. Hampir bisa dikatakan tidak ada waktu tunda karena begitu *input* dimasukkan ke rangkaian maka *output* langsung didapat seketika.

Sementara itu untuk penentuan rating sampel yang terukur (*sampling rate*) terjadi perubahan pada metode yang digunakan. Alat *Frequency Counter* tidak dibutuhkan karena spesifikasi alat yang tersedia sudah memiliki pengaturan nilai frekuensi berbeda untuk sinyal *input*. Dengan memvariasikan frekuensi nilai *input* dari 0,1 Hz hingga 500 kHz, hasilnya ternyata rangkaian *Flash* ADC 3 bit masih bisa mengkonversi *input* analog ke nilai digital dengan baik.

Flash ADC adalah tipe arsitektur rangkaian pengubah analog ke digital yang paling cepat, dimana dibutuhkan sejumlah $2^N - 1$ komparator dan $2N$ buah resistor dengan nilai sama agar tercipta tegangan referensi unik untuk setiap komparator pada rangkaian ADC N Bit. *Output* pada setiap komparator bernilai ‘0’ jika *input* analog lebih kecil dari tegangan referensi atau bernilai ‘1’ jika sebaliknya. *Output* ini akan diterjemahkan oleh decoder ke bilangan biner sehingga *output* digital pun dihasilkan.

Untuk *Flash* ADC 3 bit ideal, resolusinya adalah 0,55 dengan persentase *error* 6,25%. Dibandingkan dengan hasil yang didapat dimana resolusinya adalah 0,42 dan persentase *error* 7,5% maka bisa dikatakan rangkaian yang telah dibuat bekerja dengan cukup baik.

Akurasi konversi terbatas oleh kecocokan antara komparator dan resistor. Semakin banyak jumlah komponen tersebut digunakan, semakin sulit membuat rangkaian *matching* (cocok). Itulah sebabnya mengapa tipe ini sulit untuk diperbesar resolusi atau jumlah bit *output*-nya. Namun sebagai tipe tercepat, dimana hampir tidak ada waktu tunda dalam proses konversinya, maka ADC tipe ini cocok digunakan untuk aplikasi untuk pengolahan data yang cepat dengan

bandwith yang cukup lebar (hingga 500 kHz untuk 3 Bit) tapi rendah dalam resolusi.

4.2 Successive Approximation Register (SAR) ADC

Simulasi rangkaian SAR ADC 3 bit dibuat dengan menggunakan *Software Livewire* dengan hasil pengujian PCB sebagaimana ditunjukkan pada Tabel 2.

TABEL 2: Hasil Uji Rangkaian SAR ADC 3 Bit

V_{in} (Volt)	Representasi Bit Digital
000	000
0,99	001
1,74	010
2,75	011
3,30	100
4,39	101
5,26	110
6,10	111

Data pada Tabel 2 diolah dengan cara yang sama pada *Flash* ADC untuk mendapatkan tingkat resolusi dan akurasi. Hasilnya, resolusi adalah 0,64 dengan persentase *error* 8,11%.

Waktu konversi SAR ADC 3 Bit tidak secepat *Flash* ADC 3 Bit. Terdapat waktu tunda sekitar 0.5 detik untuk mengubah *input* analog menjadi keluaran digital. Sementara itu *sampling rate* untuk selang 0,1 Hz hingga 500 kHz masih memberikan hasil konversi yang baik pada rangkaian.

Perbedaan mendasar SAR ADC dengan tipe *Flash* adalah tipe komponen yang digunakan. SAR hanya menggunakan satu komparator, satu DAC (*Digital to Analog Converter*), satu pengontrol logika dan satu rangkaian penahan sample (*sample hold* atau SHA). SHA akan menjaga sinyal tetap konstan selama proses konversi berlangsung.

Tipe ini membutuhkan set waktu tertentu untuk menyelesaikan proses konversinya. Pewaktuan dan control akan menghasilkan 3 urutan *output* yang di set “*High*” untuk pembebanan biner dalam hal tegangan yang dimulai dari yang paling tinggi. Setiap *output High*, nilai biner masuk ke DAC untuk dibandingkan dengan *input* yang sedang diukur. Jika nilainya lebih tinggi maka nilai ‘0’ disimpan di register/*latch*. Jika lebih rendah atau sama maka nilai yang disimpan adalah ‘1’. *Output* berikutnya yang bernilai “*High*” mempunyai setengah pembebanan yang akan di OR-kan dengan nilai yang ditahan *latch*. Demikian proses akan diulang sampai semua 8 bit selesai dites. Sehingga dengan begitu proses kon-

versinya akan lebih lambat (ada waktu tunda dalam proses konversi) dibanding *Flash* ADC.

Resolusinya akan tergantung pada resolusi DAC yang menjadi fokus para peneliti untuk dikembangkan. Untuk rangkaian 3 bit, resolusi yang didapat lebih tinggi (0,64) dibanding *Flash* ADC dengan jumlah bit yang sama (0,42). Dari arsitekturnya, dapat disimpulkan bahwa rangkaian SAR lebih sederhana sehingga otomatis pemakaian daya jauh lebih kecil dibandingkan *Flash* ADC. Untuk konversi N bit, SAR ADC akan membutuhkan N langkah untuk “membandingkan dan menyimpan”. Tentunya hal ini akan mempengaruhi waktu konversinya dimana semakin besar jumlah bit maka waktu konversi akan semakin lama. Dengan begitu, SAR ADC banyak digunakan untuk aplikasi dengan pemakaian daya rendah, kebutuhan resolusi yang lebih tinggi namun dengan waktu konversi yang tidak secepat *Flash* ADC.

5 KESIMPULAN DAN SARAN

5.1 Kesimpulan

Telah dibuat simulasi dan PCB dari ADC tipe *Flash* dan SAR. Dari uji PCB didapatkan hasil sebagai berikut :

1. Tingkat resolusi *Flash* ADC 3 Bit adalah 0,42 dengan persentase *error* 7,5%
2. Tingkat resolusi SAR ADC 3 Bit adalah 0,64 dengan persentase *error* 8,11%
3. Hampir tidak ada waktu tunda dalam proses konversi pada *Flash* ADC
4. Terdapat waktu tunda dalam proses konversi pada SAR ADC sekitar 0,5 detik
5. Kedua rangkaian yang dibuat dapat melakukan konversi dengan baik untuk selang frekuensi 0,1 Hz - 500 kHz.

5.2 Saran

1. Pengukuran kemampuan ADC dapat ditingkatkan dengan menggunakan instrument yang memiliki selang frekuensi *input* yang lebih besar (skala 500 MHz) untuk memastikan *sampling rate* tiap rangkaian
2. Untuk kelanjutan penelitian yang akan datang, rangkaian PCB dapat diaplikasikan untuk pemrosesan sinyal

UCAPAN TERIMA KASIH

Tulisan ini adalah hasil penelitian yang didanai oleh Sumber DIPA UNSRI 2008. Oleh karenanya, penulis mengucapkan terimakasih atas dukungan Lembaga Penelitian Universitas Sriwijaya dan semua pihak yang telah membantu sehingga penelitian dapat terlaksana dengan baik.

DAFTAR PUSTAKA

- [1] Kleitz, W. , 2005, *Digital Electronics : A Practical Approach* , Prentice Hall, Ohio
- [2] ----, 2008, Understanding Flash ADCs, <http://www.maxim-ic.com>
- [3] ----, 2008, Understanding SAR ADCs, <http://www.maxim-ic.com>
- [4] James, K. , 2000, *PC Interfacing and Data Acquisition*, Newnes, British