

ANALISIS ARUS *INRUSH* SAAT *SWITCHING* KAPASITOR BANK DI GARDU INDUK (GI) MANISREJO MADIUN

Mohamad Adif, Ir. Soemarwanto, MT, Ir. Drs. Moch. Dhofir, MT

¹Mahasiswa Teknik Elektro, ^{2,3}Dosen Teknik Elektro,
Jurusan Teknik Elektro, Fakultas Teknik, Universitas Brawijaya
Jalan M.T Haryono No.167 Malang 65145 Indonesia

Email : adif1505@gmail.com

Abstrak — Gardu Induk (GI) Manisrejo Madiun sebagai penyuplai daya ke konsumen. Beban induktif di sisi beban harus memiliki faktor daya tidak kurang dari 0,85 yang telah ditetapkan oleh PLN. Untuk memenuhi persyaratan faktor daya tersebut, maka diperlukan sebuah kompensator daya reaktif yaitu berupa bank kapasitor. Pihak manajemen PLN memutuskan bahwa faktor daya yang diinginkan sebesar 0,85 *lagging*. Namun bila dua atau lebih susunan kapasitor (*capacitor bank*) yang diparalel pada suatu bus, *back to back switching*, dari kapasitor dapat menghasilkan nilai arus *inrush*, osilasi frekuensi dan lonjakan tegangan yang tinggi, ini dapat membahayakan peralatan listrik serta dapat memperpendek umur kapasitor. Setelah dilakukan analisa menggunakan standart ANSI/IEEE C37.012-2005 bahwa besarnya arus *inrush* pada susunan kapasitor bank Gardu Induk (GI) Manisrejo Madiun mencapai lebih dari 100 kali arus rms kapasitor yang terpasang sehingga dapat berbahaya. Nilai arus *inrush* tersebut berada diatas nilai yang diijinkan oleh publikasi IEC 70 sebesar 100 kali arus rms kapasitor (A.S. Pabla, 1989). Sehingga membutuhkan solusi untuk mereduksi arus *inrush* tersebut yaitu dengan menggunakan reaktor yang dipasang seri dengan kapasitor bank. Oleh karena itu dalam skripsi ini melakukan analisis arus *inrush* saat *switching* kapasitor bank di GI Manisrejo Madiun yang analisisnya dilakukan dengan menggunakan model rangkaian.

Kata Kunci: arus *inrush*, kapasitor bank, faktor daya, *switching*, reaktor.

I. PENDAHULUAN

Penyediaan daya reaktif dengan bank kapasitor digunakan untuk mengkompensasi kekurangan daya reaktif pada sistem tenaga listrik. Hasil kompensasi daya reaktif ini juga dapat memperkecil jatuh tegangan atau memperbaiki profil tegangan, selain itu mengurangi rugi-rugi dan meningkatkan faktor daya.

Di Gardu Induk (GI) Manisrejo Madiun terdapat 5 kapasitor bank masing-masing mempunyai kapasitas 5 MVAR pada tegangan 20 kV. Pengopersaian kapasitor bank dimasukkan secara bertahap tergantung pada kebutuhan VAR sistem, khususnya saat terjadi beban puncak. Kapasitor bank merupakan komponen penting dalam sistem tenaga listrik, namun penyediaan daya reaktif menggunakan kapasitor bank dapat menimbulkan gejala transien berupa arus *inrush* yang tinggi, dan osilasi saat *switching* kapasitor bank ke

sistem [1]. Kejadian transien tersebut dapat membahayakan peralatan listrik selain itu juga bisa berdampak pada tegangan. Kejadian *switching* kapasitor bank dapat menyebabkan tegangan lebih yang dapat mempengaruhi daya [2]. Permasalahan kualitas daya listrik disebabkan oleh fenomena-fenomena elektromagnetik yang terjadi pada sistem tenaga listrik[3]. Gejala elektromagnetik yang menyebabkan permasalahan kualitas daya salah satunya adalah gejala peralihan (*transient*), yaitu suatu gejala perubahan variabel (tegangan, arus dan lain-lain) yang terjadi selama masa transisi dari keadaan operasi tunak (*steady state*) menjadi keadaan yang lain [4]. Secara umum kenaikan tegangan saat operasi *switching* pada kapasitor bank dapat mencapai beberapa kali nilai tegangan nominal. Gejala perubahan tegangan durasi pendek (*Short Duration Variations*), yaitu suatu gejala perubahan nilai tegangan dalam waktu yang singkat yaitu kurang dari 1 menit [3]. Peralatan listrik hanya dapat bertahan sebentar bila mendapatkan besar kenaikan tegangan seperti itu, apabila terjadi berulang kali maka isolasi dari peralatan akan melemah dan kemungkinan terjadinya *breakdown*. Apabila hal ini terjadi tentu dapat membahayakan peralatan dan operator, tentunya dapat merugikan dari segi teknis dan ekonomis.

Atas dasar latar belakang tersebut, dalam skripsi ini akan dianalisis seberapa besar nilai arus *inrush*, frekuensi, dan tegangan yang terjadi saat *switching* kapasitor bank. Arus *inrush* ini dapat direduksi dengan menggunakan reaktor dengan nilai induktansi yang sesuai, dipasang secara seri dengan kapasitor bank.

II. TINJAUAN PUSTAKA

A. Kapasitor Bank

Kapasitor bank adalah satu unit kapasitor yang terhubung sedemikian hingga yang dapat dikendalikan oleh beberapa komponen *switch* [5]. Bank kapasitor (*capacitor banks*) adalah peralatan yang digunakan untuk memperbaiki kualitas pasokan energi listrik antara lain memperbaiki mutu tegangan di sisi beban, memperbaiki faktor daya ($\cos \phi$) dan mengurangi rugi-rugi. Daya raktif kapasitor (Q_c) yang dihasilkan oleh kapasitor adalah: [3]

$$Q_c = V^2 \cdot 2\pi \cdot f \cdot C \quad (1)$$

B. Kapasitor Bank sebagai Sumber Daya Reaktif

Sumber daya reaktif dan aktif adalah generator, sedangkan kemampuan generator untuk membangkitkan daya reaktif adalah terbatas, maka perlu

penambahan daya reaktif dari luar yaitu dengan kapasitor bank.

Ukuran kapasitor untuk memperbaiki faktor daya sistem pada titik-titik tertentu dapat dihitung, KVAR kapasitor yang dibutuhkan untuk memperbaiki faktor daya dari $\cos \varphi_1$ (awal) sampai dengan $\cos \varphi_2$ yang diinginkan dinyatakan

$$KVAR = kW (\tan \varphi_1 - \tan \varphi_2) \quad (2)$$

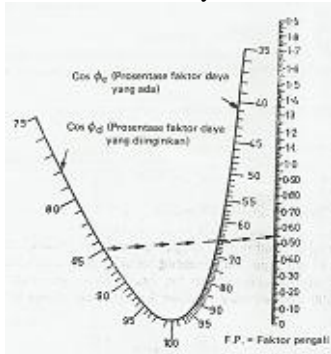
Atau

$$KVAR = kW \times MF \quad (3)$$

Dengan

MF = faktor pengali

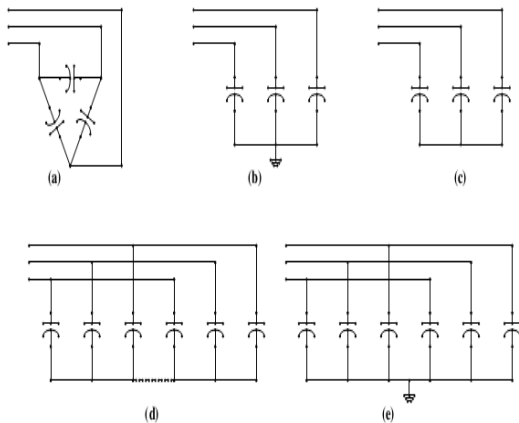
Nomogram pada Gambar 1 dapat menentukan besar faktor pengali. Dengan bantuan nomogram ini faktor pengali dapat ditentukan nilainya.



Gambar 1 Nomogram untuk menghitung faktor pengali untuk menentukan KVAR kapasitor [6]

C. Konfigurasi Kapasitor Bank

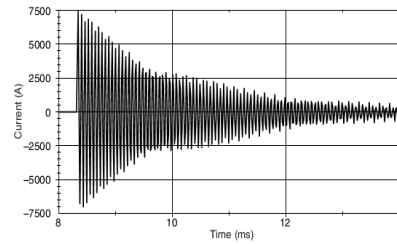
Kapasitor bisa dihubungkan dalam berbagai bentuk seperti bintang ditanahkan, bintang yang tidak ditanahkan, delta dan sebagainya seperti Gambar 2



Gambar 2 Hubungan dasar Capacitor Bank [7]

D. Transien

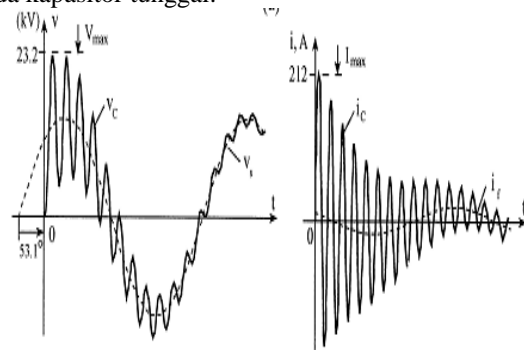
Gejala transien merupakan perubahan nilai tegangan atau arus maupun keduanya dalam jangka waktu tertentu dari kondisi tunak (*steady state*). [1] Penyebabnya adalah dari faktor eksternal atau lingkungan misalnya petir dan dapat juga akibat perlakuan dari sistem itu sendiri atau faktor internal seperti proses *switching* [2] contoh transien osilasi ditunjukkan pada Gambar 3.



Gambar 3 Transien osilasi karena *switching* kapasitor bank [6]

E. Arus Inrush

Arus *inrush* dapat didefinisikan sebagai besarnya lonjakan arus yang pertama kali muncul pada rangkaian, saat rangkaian terhubung dengan beban. [7] Operasi penutupan dan pembukaan saklar pada suatu rangkaian listrik akan menyebabkan adanya lonjakan tegangan dan arus [8]. Pada suatu rangkaian listrik ketika saklar ditutup maka akan terdapat lonjakan arus yang besar. Lonjakan arus yang terjadi sangat singkat, dalam skala mikrodetik sampai milidetik [9]. Gambar 4 adalah lonjakan arus inilah yang disebut sebagai arus transien dan sering disebut arus *inrush* dan tegangan transien pada kapasitor tunggal.



Gambar 4 Tegangan dan arus *inrush* pada saat pengisian kapasitor tunggal. [5]

Persamaan arus *inrush* untuk kapasitor bank tunggal dan paralel

- a. Menghitung arus *inrush* dan frekuensi pada kondisi pertama (*single*) [1]

$$i_{i \max} = \sqrt{2} \sqrt{I_{sc} I_1} \quad A \quad (4)$$

$$f_i = f_s \sqrt{\frac{I_{sc}}{I_1}} \quad \text{kHz} \quad (5)$$

- b. Menghitung arus *inrush* dan frekuensi pada kondisi berikutnya (*back to back*) [1].

$$i_{i \text{ peak}} = 13556 \sqrt{\frac{V_r I_1 I_2}{f_s L_{EQ} (I_1 + I_2)}} \approx 13500 \sqrt{\frac{V_r I_1 I_2}{f_s L_{EQ} (I_1 + I_2)}} \quad A \quad (6)$$

$$f_i = \frac{1}{2\pi} \sqrt{\frac{2\pi f_s V_r (I_1 + I_2)}{\sqrt{3} \times 10^{-6} L_{eq} I_1 I_2}} \approx 9,5 \sqrt{\frac{f_s \cdot V_r (I_1 + I_2)}{L_{eq} I_1 I_2}} \quad \text{kHz} \quad (7)$$

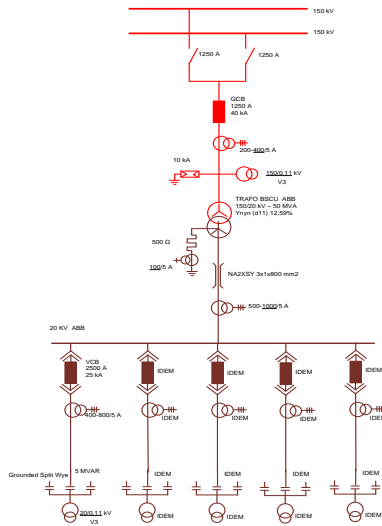
- c. Tingkat perubahan arus *inrush* terhadap waktu [1].

$$\frac{di}{dt} = \frac{2 \cdot \pi \cdot f_i \cdot I_i}{10^6} \quad A/\mu s \quad (8)$$

III. METODELOGI

Pengambilan data dilakukan di Gardu Induk Manisrejo Madiun, adapun data yang diperlukan untuk analisis berupa

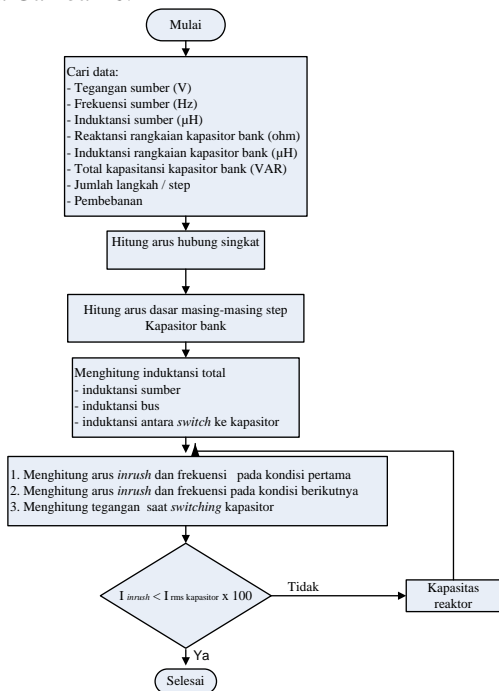
1. *Single line* diagram kapasitor bank yang diteliti. *Single line* diagram kapasitor bank di GI Manisrejo Madiun terlihat pada Gambar 5.



Gambar 5 Single line diagram kapasitor bank

2. Dalam menentukan besarnya nilai arus *inrush* dan frekuensi saat *switching* kapasitor bank di GI Manisrejo Madiun di perlukan data-data antara lain:
 - a. Tegangan sumber
 - b. Frekuensi sumber
 - c. Kapasitas total kapasitor bank
 - d. Tegangan nominal kapasitor
 - e. Jumlah step
 - f. Hubungan kapasitor bank
 - g. Data pembebanan
3. Pengukuran panjang konduktor bus dengan sumber (ℓ_s), panjang konduktor dari *switch* ke kapasitor bank (ℓ_{s-c}), dan panjang konduktor antar *switch* dengan kapasitor bank (ℓ_{s-s})
4. Pola pengoperasian kapasitor bank.

Diagram alir dalam menganalisis besarnya arus *inrush* pada kapasitor bank di GI Manisrejo Madiun yaitu berdasarkan IEEE Std C37.012-2005 ditunjukkan pada Gambar 6.

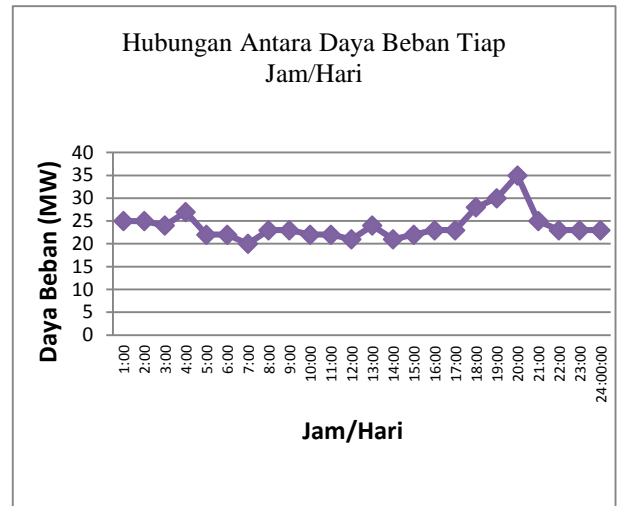


Gambar 6 Diagram alir penelitian

IV. PERHITUNGAN DAN ANALISIS

A. Pembebanan Sistem Tenaga Listrik

Dalam pengoperasian kapasitor bank di GI Manisrejo Madiun dapat dilakukan dengan alat otomatis (*Automatic Capacitor Step*) atau manual. Peralatan ini digunakan untuk mengatur berapa step/langkah yang diperlukan dalam memperbaiki $\cos \phi$, yang tergantung pada kondisi beban tiap harinya sesuai dengan data beban setiap jam selama beroperasi. Dapat digambarkan karakteristik beban harian Gambar 7



Gambar 7 Karakteristik beban harian

Berdasarkan Gambar 7 dapat disimpulkan beban tertinggi terjadi pada pukul 20.00 WIB dengan daya 35 MW.

Berdasarkan data Gambar 7 dapat dihitung besarnya nilai VAR per jam dan kapasitas kapasitor yang dibutuhkan. Misalnya pada pukul 20.00 WIB dan 07.00 WIB, dapat diketahui:

Jam 20.00 WIB

Beban : 35 MW

$\cos \phi_1$: 0,68

$\cos \phi_2$: 0,85 (standart PLN)

Jadi besar nilai VAR yang diperlukan pada pukul 20.00 WIB dapat dihitung menggunakan faktor pengali yang ada pada Gambar 1 dan persamaan (2) dan (3), maka maka nilai VAR yang diperlukan pada jam 20.00 WIB adalah

$$Q = P (\tan \phi_1 - \tan \phi_2) = 15,75 \text{ MVAR}$$

Karena kapasitas kapasitor setiap stepnya sebesar 5 MVAR, maka nilai yang mendekati 15,75 MVAR adalah diambil 20 MVAR atau dengan memasukan kapasitor sebanyak 4 step secara bertahap.

Jam 07.00 WIB

Beban : 20 MW

$\cos \phi_1$: 0,75

$\cos \phi_2$: 0,85 (standart PLN)

Jadi besar nilai VAR yang diperlukan pada pukul 07.00 WIB saat beban terendah dapat dihitung menggunakan faktor pengali yang ada pada Gambar 1 dan persamaan (2) dan (3), maka maka nilai VAR yang diperlukan pada jam 07.00 WIB adalah

$$Q = P (\tan \phi_1 - \tan \phi_2) = 5 \text{ MVAR}$$

Karena kapasitas kapasitor setiap stepnya sebesar 5 MVAR, maka nilai yang mendekati 5 MVAR adalah diambil 5 MVAR atau dengan memasukan kapasitor sebanyak 1 step. Untuk kebutuhan KVAR tiap jam ditunjukkan pada Tabel 1.

Tabel 1 Kebutuhan Daya Reaktif yang Dibutuhkan untuk Memperbaiki Faktor Daya.

Pukul (WIB)	Cos ϕ_1	Cos ϕ_2	Beban (MW)	Daya Reaktif (MVAR)	Jumlah Step
01:00	0,72	0,85	25	8,25	2
02:00	0,72	0,85	25	8,25	2
03:00	0,72	0,85	24	7,92	2
04:00	0,74	0,85	27	7,56	2
05:00	0,75	0,85	22	5,25	2
06:00	0,75	0,85	22	5,25	2
07:00	0,75	0,85	20	5	1
08:00	0,73	0,85	23	6,9	2
09:00	0,73	0,85	23	6,9	2
10:00	0,75	0,85	22	6,38	2
11:00	0,75	0,85	22	5,5	2
12:00	0,74	0,85	21	5,88	2
13:00	0,72	0,85	24	7,92	2
14:00	0,74	0,85	21	5,88	2
15:00	0,75	0,85	22	5,55	2
16:00	0,73	0,85	23	6,9	2
17:00	0,73	0,85	23	6,9	2
18:00	0,71	0,85	28	10,64	3
19:00	0,70	0,85	30	11,7	3
20:00	0,68	0,85	35	15,75	4
21:00	0,74	0,85	25	8,25	2
22:00	0,73	0,85	23	6,9	2
23:00	0,73	0,85	23	6,9	2
24:00	0,73	0,85	23	6,9	2

Berdasarkan Tabel 1 kebutuhan KVAR terjadi perubahan sesuai beban sistem untuk memperbaiki faktor daya terjadi pemasukan kapasitor bank mulai dari step 1 sampai ke step 4.

B. Nilai Induktansi Pada Rangkaian Pengganti.

Dari gambar *single* GI Manisrejo Madiun dapat ditentukan nilai induktansi, Menggunakan kabel standart IEC 60502, kabel metal NA2XSY, 3x 1x630 mm², 12/20 kV. Besar induktansi adalah 0,483.10⁻³ μ H/m, maka didapatkan nilai induktansi pada rangkaian sebagai berikut:

$$L_{s-c} = (\ell_s) \cdot (L_t) \\ = 90 \cdot 0,483 \cdot 10^{-3} \\ = 0,043 \mu H$$

$$L_B = (\ell_{s-s}) \cdot (L_{bus}) \\ = 5 \cdot 0,75 \\ = 3,75 \mu H$$

$$L_1, L_2, L_3, L_4, L_5 = (\ell_{s-c}) \cdot (L_t) + 5 \mu H \\ = 2,5 \cdot 0,483 \cdot 10^{-3} + 5 \\ = 5,001 \mu H$$

Dengan :

L_{s-c} = Induktansi sumber ke bus (μ H)

L_B = Induktansi bus (μ H)

L_t = Induktansi pada kabel (μ H)

L_1, L_2, L_3, L_4, L_5 = Induktansi pada antara *circuit breaker* dengan kapasitor bank (μ H)

ℓ_s = Jarak antara bus dengan sumber (m)

ℓ_{s-s} = Jarak antara *switch* pada kapasitor bank 1 dengan *switch* pada kapasitor bank 2 (m)

ℓ_{s-c} = Jarak antara *switch* dengan kapasitor bank (m)

C. Nilai Arus *Inrush* dan Frekuensi saat *Switching* Kapasitor Bank

Besar nilai total kapsitor bank adalah 25 MVAR dan masing-masing step adalah 5 MVAR. Dari data-data yang diperoleh dapat dihitung:

Arus dasar kapasitor (I_c)

$$I_{dasar} = \frac{Q_c}{\sqrt{3}V_n \sin \phi} = 164,96 \text{ A}$$

Untuk menentukan nilai arus *inrush* dan frekuensi dari kapasitor bank yang berjumlah 5 step dengan cara sebagai berikut :

1. Kondisi kesatu (*isolated*), hanya kapasitor C1 yang bekerja maka arus *inrush* dihitung.

$$I_{SC} = \frac{V}{\omega L_s} = 2.851.131,04 \text{ A}$$

$$I_1 = 1,35 \cdot I_{dasar} = 1,35 \times 164,96 = 222,69 \text{ A}$$

Besar nilai arus *inrush* dihitung

$$I_{i \max} = \sqrt{2} \sqrt{I_{SC} \cdot I_1} = 35.643,7 \text{ kA}$$

Sedangkan frekuensi maksimum dihitung sesuai

$$f_i = f_s \sqrt{\frac{I_{SC}}{I_1}} = 0,632 \text{ kHz}$$

Perhitungan tingkat perubahan arus *inrush*

$$\frac{di}{dt} = \frac{2 \cdot \pi \cdot f_i \cdot I_{i \max}}{10^6} = 141,55 \frac{\text{A}}{\mu\text{s}}$$

2. Kondisi kedua (*back to back*) kapasitor C2 bekerja sementara kapasitor C1 masih kondisi bekerja, maka arus *inrush* dihitung

$$L_{C2} = L_{B1} + L_2 = 8,75 \mu H$$

$$L_{eq2} = \left(\frac{(L_1 + L_{B1})L_2}{(L_1 + L_{B1}) + L_2} \right) + L_{B2} + L_{s-c} + L_s$$

$$= 16,77 \mu H$$

Dengan $I_1 = I_2 = 222,69 \text{ A}$

$$I_i = 13500 \times \sqrt{\frac{U_r \cdot I_1 \cdot I_2}{f_s \cdot L_{eq} \cdot (I_1 + I_2)}}$$

$$= 695.716 \text{ A}$$

Sedangkan frekuensi maksimum dihitung

$$f_i = 9,5 \sqrt{\frac{f_s \cdot U_r \cdot (I_1 + I_2)}{L_{eq} \cdot (I_1 \cdot I_2)}} = 216,8 \text{ kHz}$$

Perhitungan tingkat perubahan arus *inrush* terhadap waktu step 2 yaitu

$$\frac{di}{dt} = \frac{2 \cdot \pi \cdot f_i \cdot I_i}{10^6} = 960,33 \frac{\text{A}}{\mu\text{s}}$$

Besar arus *inrush* setiap pemasukan kapasitor bank dapat dihat pada Tabel 2.

Tabel 2 Hasil Perhitungan Arus *Inrush* Dan Frekuensi

C	L_{eq} (μ H)	I_{sc} (A)	I_i (A)	f_i (kHz)	(A/ μ s)
C1	22,32	2,85.10 ⁶	35,63.10 ³	0,6325	141,55
C2	16,77	-	6,957.10 ⁵	219,8	960,33
C3	12,75	-	9,721.10 ⁶	20,69	1,2.10 ³
C4	12,01	-	129,453.10 ⁶	1,649	1,310 ³
C5	11,15	-	1,244.10 ¹⁰	0,125	9,8.10 ³

Sesuai dengan publikasi IEC 70. Arus *inrush* maksimum yang boleh diijinkan bekerja adalah 100 kali arus rms kapasitor tersebut. (AS Pabla.1989:372). Jika nilai arus *inrush* lebih dari 100 kali rms kapasitor maka diperlukan peredam untuk arus *inrush* tersebut. Pada kondisi ke 1 menggunakan arus hubung singkat sumber karena L_s sumber nilainya sangat besar dibandingkan

pada rangkaian (L_{S-C} , L_{B1} , dan L_I) sehingga nilai arus *inrush* dan frekuensi *inrush* mendekati arus hubung singkat sumber. Pada kondisi ke 2 sampai ke 5 tidak menggunakan arus hubung singkat karena ada penambahan induktansi rangkaian setiap step. Besar arus *inrush* maksimum yang boleh bekerja pada masing-masing step kapasitor adalah berdasarkan perhitungan bisa dilihat pada Tabel 3.

Tabel 3 Nilai Arus *Inrush* Maksimum Yang Ijinkan Menurut IEC 70

C	Arus rms kapasitor (A)	Nilai arus <i>inrush</i> maksimum (A)
C1	222,69	22.269
C2	445,38	44.538
C3	668,07	66.807
C4	890,76	89.076
C5	1.113,45	111.345

Tabel 3 menunjukkan arus *inrush* masing-masing step kapasitor bank yang boleh bekerja sebesar 100 kali arus rms kapasitor bank. Arus *inrush* tertinggi terjadi pada step ke 5 (kapasitor bank 5) sebesar 111.345 A.

Tabel 4 Hasil Perhitungan Tegangan Saat *Switching* Kapasitor Bank Setiap Step

t (μs)	Tegangan saat <i>switching</i> kapacitor bank (kV)				
	(C1)	(C2)	(C3)	(C4)	(C5)
1	24,54	27,98	29,11	33,21	35,4
2	26,23	29,87	32,34	37,01	39,12
3	28,01	32,01	35,27	40,11	42,88

Pemasukan kapasitor bank ke sistem terjadi kenaikan tegangan yang tergantung oleh waktu penutupan *switch*. Ketika terjadi lonjakan tegangan, jika semakin lama waktu yang diperlukan saat penutupan *switch* berpengaruh terhadap tegangan transien yang dihasilkan.

D. Menentukan Kapasitas Reaktor Untuk Mereduksi Arus *Inrush* Pada Kapasitor Bank

a. Kapasitansi kapasitor

$$C = \frac{Q_c}{\omega \cdot V_n^2} = 51,99 \mu F$$

$$X_c = \frac{1}{2 \cdot \pi \cdot 50 \cdot 51,99 \mu} = 61,26 \Omega$$

Sehingga:

$$\frac{X_L}{X_c} \times 100\% = 6\%$$

$$\frac{X_L}{61,26} \times 100\% = 6\%$$

$$X_L = 2\pi fL$$

$$3,6756 = 314 L$$

$$L = 11705 \mu H$$

b. Menentukan kapasitas rating reaktor seri dihitung sesuai dalam kVAR.

$$Q_{3\phi} = 3 \cdot (I_{dasar})^2 \cdot X_L \frac{1}{1000} = 300,06 \text{ kVAR}$$

Nilai induktansi reaktor seri : 11705 μH

Kapasitas reaktor seri : 300,06 kVAR

Tabel 5 Hasil Perhitungan Arus *Inrush* Dan Frekuensi Setelah Penambahan Reaktor Seri

C	L_{eq} (μH)	I_{sc} (A)	I_i (A)	f_i (kHz)	(A/μs)
C1	11727,34	5431,26	1.555,30	0,132	1,29
C2	5868,53	-	37.187,5	11,75	2.744,0
C3	3915,44	-	55.477,0	14,18	4.111,0
C4	3015,50	-	71.456,5	17,21	77.22,9
C5	2155,45	-	90.349,7	18,34	10.405,

Dari Tabel 5 arus *inrush* setelah penambahan reaktor seri, nilai arus *inrush* untuk setiap step dibawah 100 kali arus rms kapasitor, nilai arus tersebut dibawah nilai yang diijinkan oleh IEC 70. Selain itu juga terjadi penurunan frekuensi saat *switching* setelah penambahan reaktor seri untuk setiap step.

Tabel 6 Hasil Perhitungan Tegangan Saat *Switching* Kapasitor Bank Setiap Step Setelah Penambahan Reaktor Seri

t (μs)	Tegangan saat <i>switching</i> kapacitor bank (kV)				
	(C1)	(C2)	(C3)	(C4)	(C5)
1	23,41	26,67	27,02	32,18	34,55
2	25,12	27,23	31,32	35,04	36,54
3	26,43	30,16	34,21	37,21	39,21

Setelah penambahan reaktor seri terjadi penurunan tegangan setiap step saat *switching* kapasitor bank yang tergantung waktu. Semakin besar waktu yang dibutuhkan maka nilai tegangan semakin besar.

IV. KESIMPULAN

Berdasarkan hasil perhitungan dan analisis yang telah dilakukan, dapat diambil kesimpulan sebagai berikut :

1. Dari hasil analisis terlihat bahwa saat *switching* kapasitor bank terjadi lonjakan arus atau arus *inrush* dan frekuensi osilasi pada setiap step pemasukan kapasitor bank. Besar arus *inrush* dan frekuensi untuk setiap step adalah sebagai berikut: Step 1 = 35.634,77 A, 0,63256 kHz; Step 2 = 695.716,00 A, 219,8 kHz; Step 3 = 9.721.846,50 A, 20,69 kHz; Step 4 = 129.453.363,10 A, 1,649 kHz, Step 5 = 1,244259.10¹⁰ A, 0,1258 kHz. Sesuai dengan publikasi IEC 70, arus transien yang bisa disebut juga arus *inrush* maksimum yang boleh diijinkan bekerja adalah 100 kali arus rms kapasitor (A.S Pabla,1989;372). Untuk arus *inrush* pada step ke 1, 2, 3, 4, dan 5 arus *inrush* lebih dari 100 kali arus rms. Jika arus *inrush* lebih dari 100 kali arus rms kapasitor maka diperlukan peredam untuk arus *inrush* tersebut. Besar nilai arus *inrush* dipengaruhi oleh teagangan, nilai VAR dan induktansi. Pada saat *switching* kapasitor bank selain terjadi arus *inrush* yang sangat tinggi juga disertai lonjakan tegangan yang dipengaruhi oleh waktu dan tegangan saat pemasukan kapasitor bank ke sistem.
2. Arus *inrush* harus direduksi dengan reaktor seri sebesar 11705 μH dengan kapasitas 300,06 kVAR yang mampu membatasi arus *inrush* tersebut. Setelah penambahan reaktor seri arus *inrush* pada

Step 1 = 1.555,30A, 0,132 kHz; Step 2 = 37.187,54A, 11,75 kHz; Step 3 = 55.477,07A, 14,18 kHz; Step 4 = 71.456,54A, 17,21 kHz; Step 5 = 90.349,75A, 18,34 kHz, sehingga nilai arus *inrush* berada dibawah yang diijinkan oleh IEC 70.

DAFTAR PUSTAKA

- [1] IEEE. 2005. *IEEE Application Guide for Capacitance Current Switching for AC High Voltage Circuit Breakers*. New York: IEEE.
- [2] Arieh L, Shenkman. 2005. *Transient Analysis of Electric Power Circuits Handbook*, Holon , Israel: Springer.
- [3] Cristophe Preve. 2006. *Protection of Electrical Network*, Great Britain, United States: ISTE Ltd.
- [4] Roger C. Dugan, Mark F, MaGranaghan., Surya Santoso., H. Wayne Beaty, 2003. *Electrical Power System Quality*, USA, McGraw-Hill.
- [5] T. Longland C, 1984. *Power Capacitor Handbook*, London, Butterworth & G. Utd
- [6] A.S.Pablla, 1989. *Electrical Power Distribution*. New Yowk. McGraw-Hill
- [7] Alexander Kusko. & Marc T. Thompson. 2007. *Power Quality in Electrical System*, United States of America, McGraw-Hill Companies.
- [8] Ramasamy Natarajan, 2005. *Power System Capacitors*. United States of america. Taylor & Francis Group.
- [9] Allan, Greenwood. 1991. *Electrical Transient in Power System*, John Willey and Sons. Inc.